

⑯ 日本国特許庁 (JP)

⑪実用新案出願公開

⑫ 公開実用新案公報 (U)

昭59-81045

⑤) Int. Cl.³.
H 01 L 27/04
23/56

識別記号

厅内整理番号
8122-5F
6851-5F

④公開 昭和59年(1984)5月31日

審查請求 未請求

(全 2 頁)

◎半導體集積回路

② 実 頤 昭57-178192

㉙出願 昭57(1982)11月24日

⑦考案者 岩崎楠也

守口市京阪本通2丁目18番地三
洋電機株式会社内

⑦出願人 三洋電機株式会社

守口市京阪本通2丁目18番地

⑦代理人 弁理士 佐野静夫

⑤ 審用新案登録請求の範囲

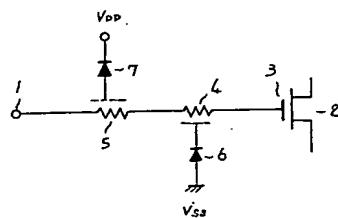
外部回路に直結される電極パットと内部回路との間に半導体基板に逆導電型の不純物を導入して形成した抵抗体を挿入すると同時に該抵抗体と基板との間にダイオードを形成して外部回路からのサージに対する保護をはかつた半導体集積回路に於て、上記電極パットと上記抵抗体領域とのコンタクト領域をとり囲むように抵抗体領域の外周に上記半導体基板と同導電型の高濃度領域を設けると共に、この高濃度領域の抵抗体領域に対向する外周線と該抵抗体領域を区画しているPN接合線

と上記コンタクト領域の外周線とを均等間隙で配置せしめて成る半導体集積回路。

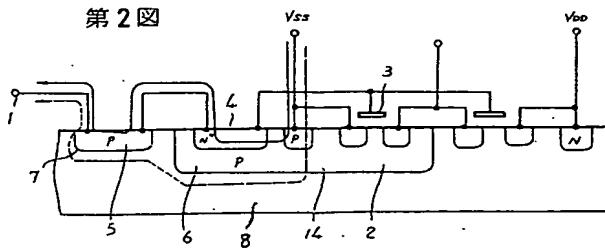
図面の簡単な説明

第1図は従来のサージ対策を施した回路図、第2図はその具体的な内部構成を示す断面図、第3図は絶縁破壊状態を示す拡大上面図、第4図は本考案集積回路の要部の拡大上面図、第5図はそのV-V線に沿う断面図、5は抵抗体領域、10はコンタクト、11は絶縁破壊痕、12はN-型領域、AはN-型領域の外周線、BはPN接合線、Cはコンタクトの外周線、を夫々示している。

第1回

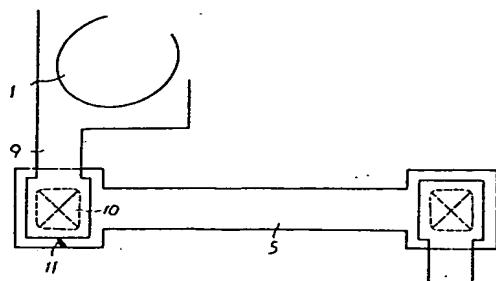


第2回

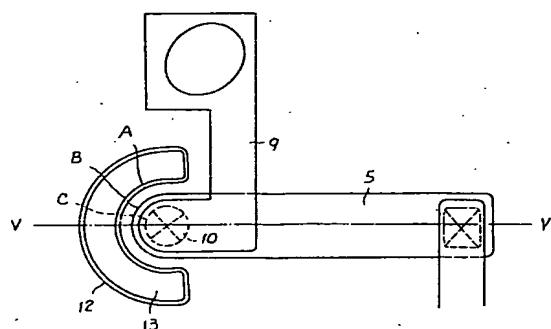


実開昭59-81045(2)

第3図



第4図



第5図

